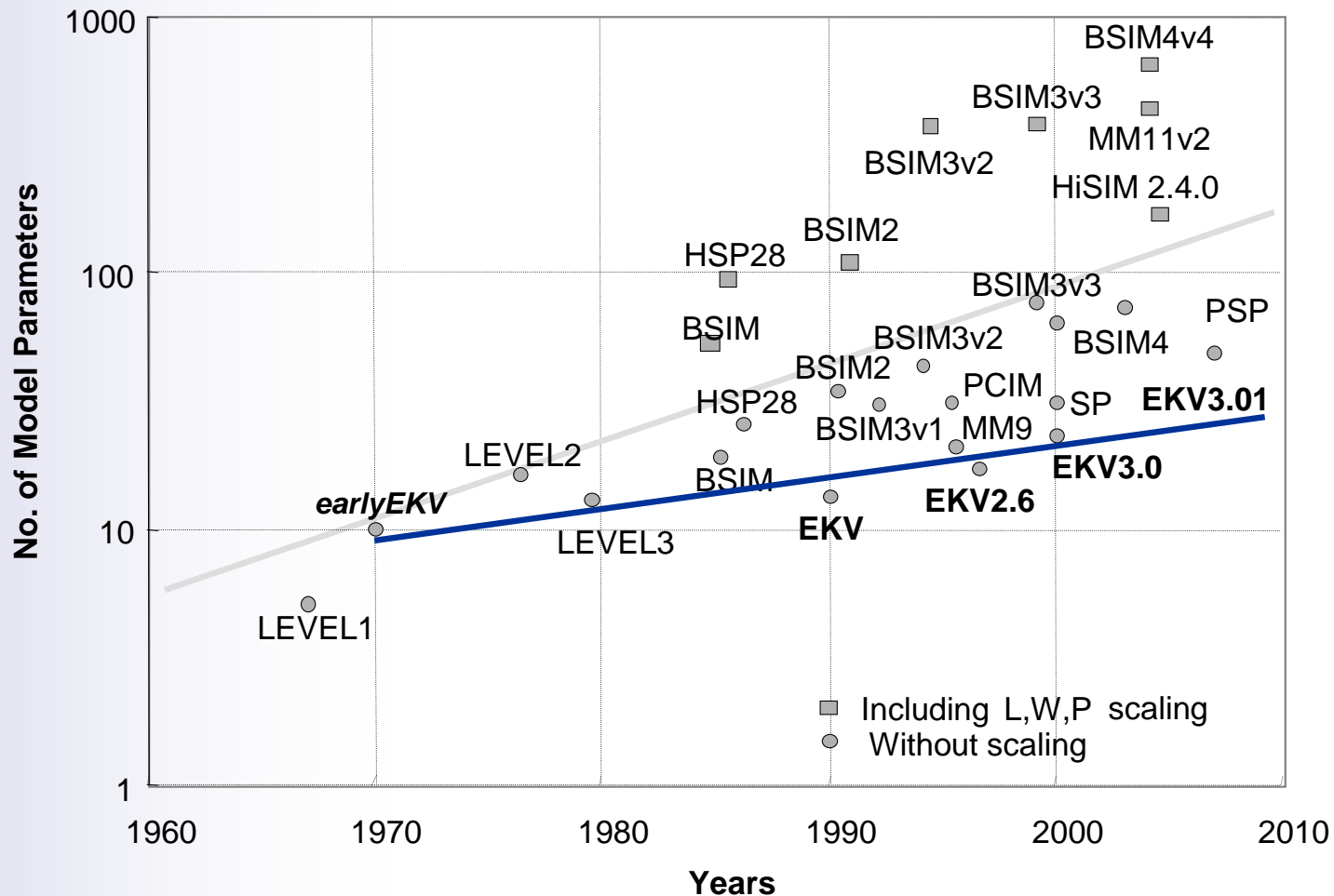




EKV Modeling Engineering Support

Developments of the Compact Models



- Number of DC model parameters vs. the year of the introduction of the model
Most recent versions of the EKV, HiSIM, PSP models are included
- Significant growth of the parameter number that includes geometry (W/L) scaling
- Independent mosfet model development based on the roots of the semiconductor physics and the design driven EKV modeling methodology
- EKV3 preserves coherent charge-based framework for static/dynamic modeling

EKV Publications

- Reference EKV paper:
C. Enz, F. Krummenacher, E. Vittoz, '*An analytical MOS transistor model valid in all regions of Operation and dedicated to low-voltage and low-current applications*', Journal on Analog Integrated Circuits and Signal Processing, Kluwer Academic Publishers, pp. 83-114, July 1995
- Most recent:
M. Bucher and A. Bazigos
'An efficient channel segmentation approach for a large-signal NQS MOSFET model' S-SE, Volume 52, Issue 2, Feb. 2008, pp. 275-281.
- 30+ papers by team members:
<http://legwww.epfl.ch/ekv/people.html#references>

EKV Classes

- EPFL lectures and classes
- EKV Users' Meeting/Workshop
 - <http://legwww.epfl.ch/ekv/workshop/>
- Mead Training: www.mead.ch
- Denis Flandre:
ELEC 2650: Circuits Intégrés Analogiques
<http://www.elec.ucl.ac.be/enseignement/ELEC2650/>
- Mark Horowitz
EE371: Advanced VLSI Circuit Design *Spring 2003-2004*
<http://www.stanford.edu/class/ee371/>
- MOS-AK/ESSDERC Workshops
 - <http://www.mos-ak.org/edinburgh/>

EKV Books and Citations

- Charge-Based MOS Transistor Modeling:
The EKV Model for Low-Power and RF IC Design,
Christian Enz, Eric Vittoz (John Wiley and Sons, June 2006)
- Transistor Level Modeling for Analog/RF IC Design
Wladek Grabinski, Bart Nauwelaers & Dominique Schreurs
(eds.)(Springer-SBM, March 2006)
- Tradeoffs and Optimization in Analog CMOS Design,
David M. Binkley (John Wiley and Sons, 2008)
- 30+ papers with the EKV citations

EKV @ Wikipedia

Μοντέλο EKV MOSFET - Βικιπαίδεια - Mozilla Firefox

File Edit View History Bookmarks Tools Help

W http://el.wikipedia.org/wiki/Μοντέλο_EKV_MOSFET

Google

Δημιουργία Λογαριασμού/Είσοδος

άρθρο συζήτηση επεξεργασία ιστορικό

Βοήθεια την Βικιπαίδεια, αλληλεπιδρώντας ως συντάκτες. Η δημιουργία λογαριασμού δεν είναι απαραίτητη αλλά προσφέρει πλεονεκτήματα.

Μοντέλο EKV MOSFET

Από τη Βικιπαίδεια, την ελεύθερη εγκυκλοπαίδεια

Το **μοντέλο EKV Mosfet** είναι ένα μαθηματικό μοντέλο των Metal-Oxide Semiconductor [τρανζίστορ](#) πεδιακού φαινομένου ([Field-Effect Transistors](#)), το οποίο είναι σχεδιασμένο για την προσομοίωση [κυκλωμάτων](#) και την σχεδίαση αναλογικών κυκλωμάτων^[1]. Αναπτύχθηκε από τους C. C. Enz, F. Krummenacher, και E. A. Vittoz (εξ ου και τα αρχικά **EKV**) περί του 1995, βασισμένο εν μέρει σε εργασία που είχαν κάνει την δεκατία του 1980^[2]. Σε αντίθεση με απλούστερα μοντέλα, όπως το [μοντέλο του τετραγωνικού νόμου](#) (Quadratic Model), το μοντέλο EKV είναι ακριβές ακόμα και όταν το MOSFET λειτουργεί στην περιοχή κάτω από την [τάση κατωφλίου](#) (subthreshold region) (π.χ. όταν $V_{bulk}=V_{source}$ τότε το MOSFET είναι στην περιοχή κάτω από την τάση κατωφλίου όταν $V_{gate-source} < V_{Threshold}$). Επιπλέον, περιγράφει πολλά ειδικά φαινόμενα που εμφανίζονται σχεδίαση ολοκληρωμένων κυκλωμάτων με υπομικρομετρικές (submicron) τεχνολογίες [CMOS](#).

Αναφορές

[[Επεξεργασία](#)]

- [↑] Enz, C. C.; Krummenacher, F. & Vittoz, E.A., "An Analytical MOS Transistor Model Valid in All Regions of Operation and Dedicated to Low-Voltage and Low-Current Applications", Analog Integrated Circuits and Signal Processing Journal on Low-Voltage and Low-Power Design 8: 83-114, July 1995
- [↑] Enz, C. C.; Krummenacher, F. & Vittoz, E.A., "A CMOS Chopper Amplifier", IEEE Journal of Solid-State Circuits 22 (3): 335-342, June 1987

Δείτε επίσης

[[Επεξεργασία](#)]

- [MOSFET](#)
- [SPICE](#)

Εξωτερικοί σύνδεσμοι

[[Επεξεργασία](#)]

Βικιπαίδεια
Η ελεύθερη εγκυκλοπαίδεια

πλοήγηση

- Κύρια Σελίδα
- Κατάλογος άρθρων
- Αξιόλογα άρθρα
- Τρέχοντα γεγονότα
- Τυχαία σελίδα

άλλες γλώσσες

- Català
- English
- Español
- Italiano
- 日本語
- Polski

αναζήτηση

Μετάβαση

Αναζήτηση

EKV in Simulations Tools

■ Simulators:

ADS, AMI-Spice, Antrim-A/MS, APLAC, **AVOSpice**, **ELDO**, IntuSoft, HSIM, LTspice/SwitcherCAD, **HSpice**, MacSpice, Micro-CapV, MINIMOS-NT, MI-SUGAR, NanoSpice, Nexxim, NG-Spice, Pspice, SABER, SANCAD, SIMatrix, **SmartSpice**, **SMASH**, **Spectre**, **SpectreRF**, SPICE3, Spice-Opus, TopSPICE, TRANZ-TRAN, **TSpice**, WinSpice

□ <http://legwww.epfl.ch/ekv/model.html#availability>

■ Extractors:

Aurora, IC-CAP, UTMOS

■ Standardized Code Distribution

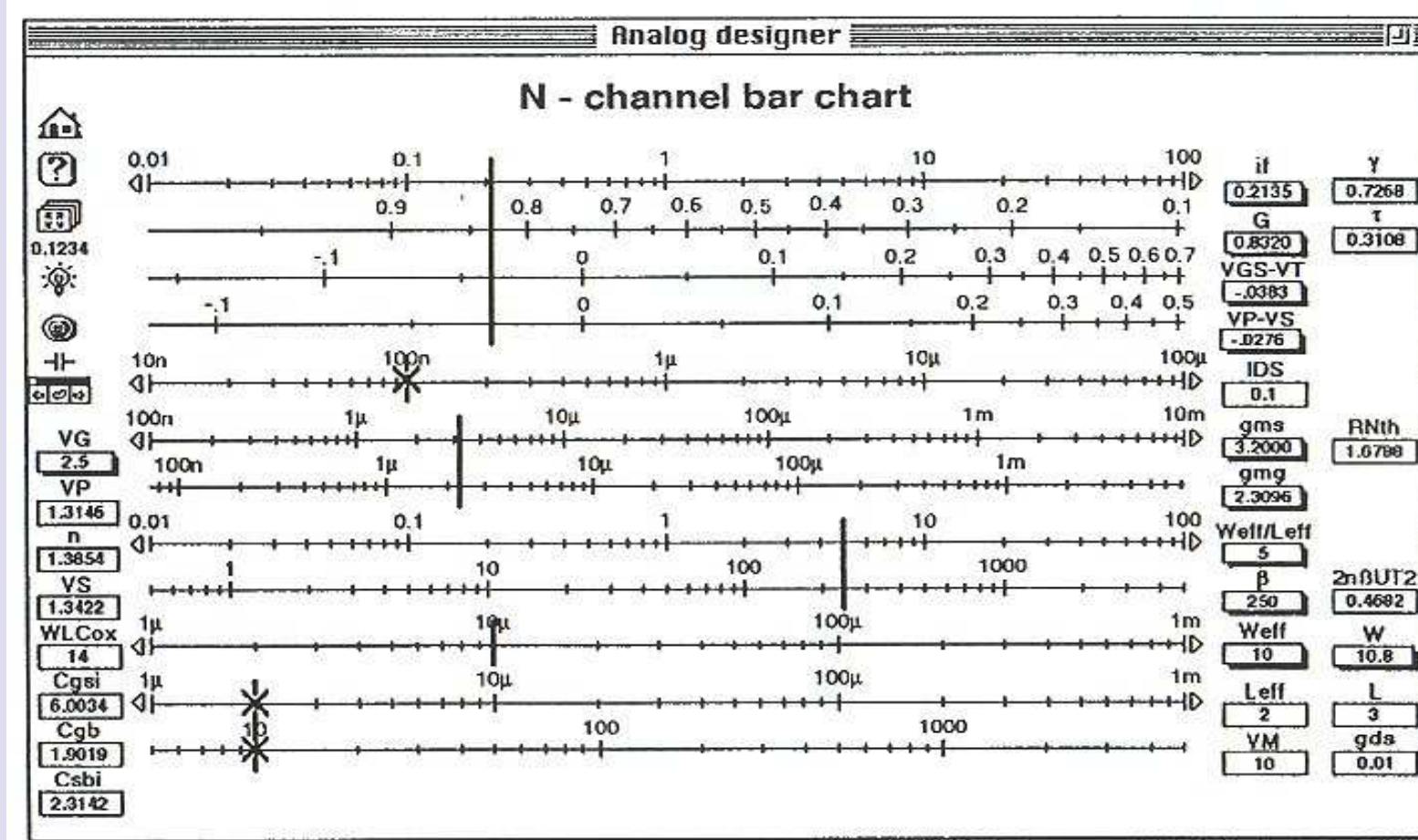
□ Verilog-A and VHDL-AMS

□ <http://legwww.epfl.ch/ekv/verilog-a/>

EKV and Silicon Vendors

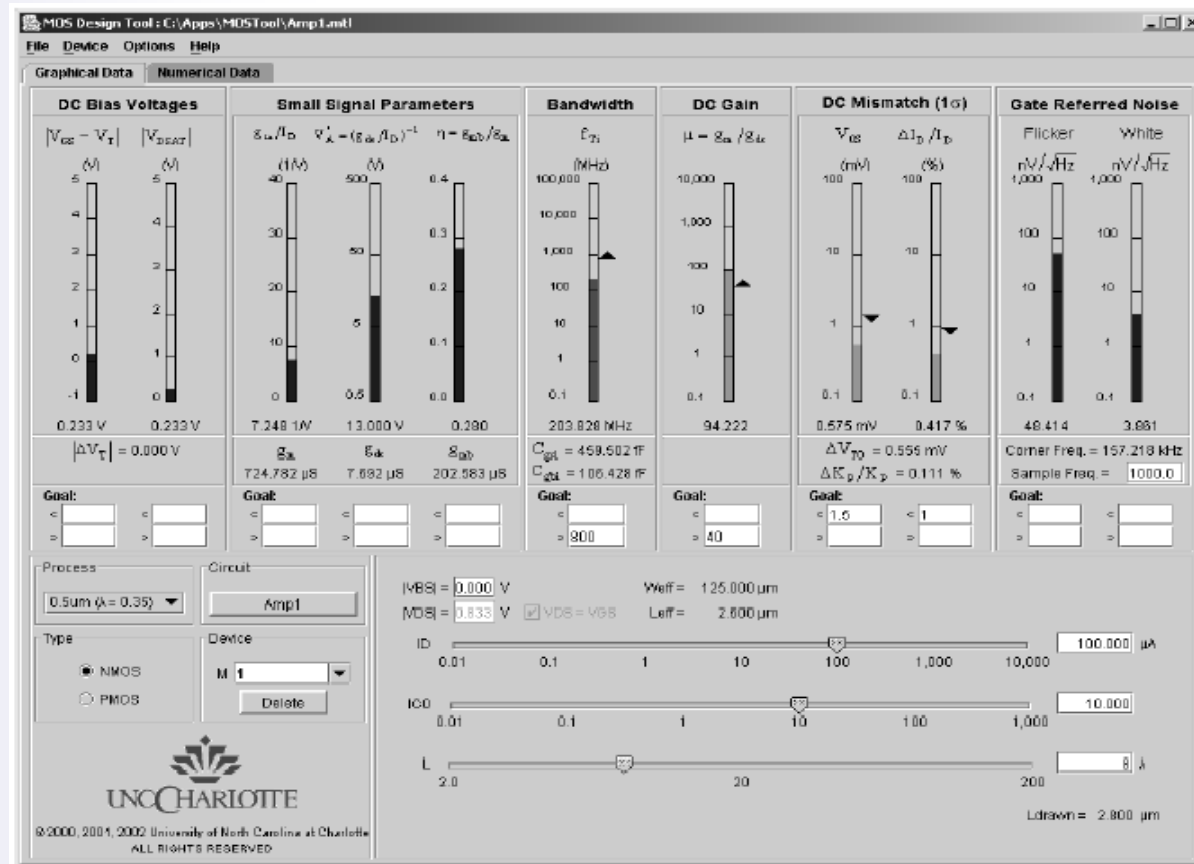
- **EM Marin**
 - Internal LV CMOS
- **CSEM / TSMC**
- **CERN / IBM**
- **Atmel (MHS-Electronics)**
 - SCMOS3E: 0.5um CMOS with EPROM/OTP
 - BiCMOS2: 1.0um Complex Mixed-signal BiCMOS
 - SMARTIS1: Smart Power SOI process
- **AMS**
 - Comparison of MOS Model EKV3 with BSIM3 and BSIM4
 - <http://www.mos-ak.org/montreux/posters.php#Senapati>
- **Toshiba**
 - 110nm RF CMOS Modeling Example
<http://www.mos-ak.org/montreux/posters.php#Yoshitomi>
- **Infineon**
 - Analog Gain Factor K: BSIM4 versus EKV gm/Id Modeling
www.eigroup.org/cmc/minutes/ja121103.pdf
- **NEC**
 - Revised EKV model for poly-Si TFT analog design
http://www.mixdes.org/special_session.htm
- **Xemics (Semtech) / Tower**
- **XFab**
 - http://legwww.epfl.ch/ekv/workshop/pdf/2_EKV_UMW04_Patrick_Mawet.pdf

EKV Design Adds



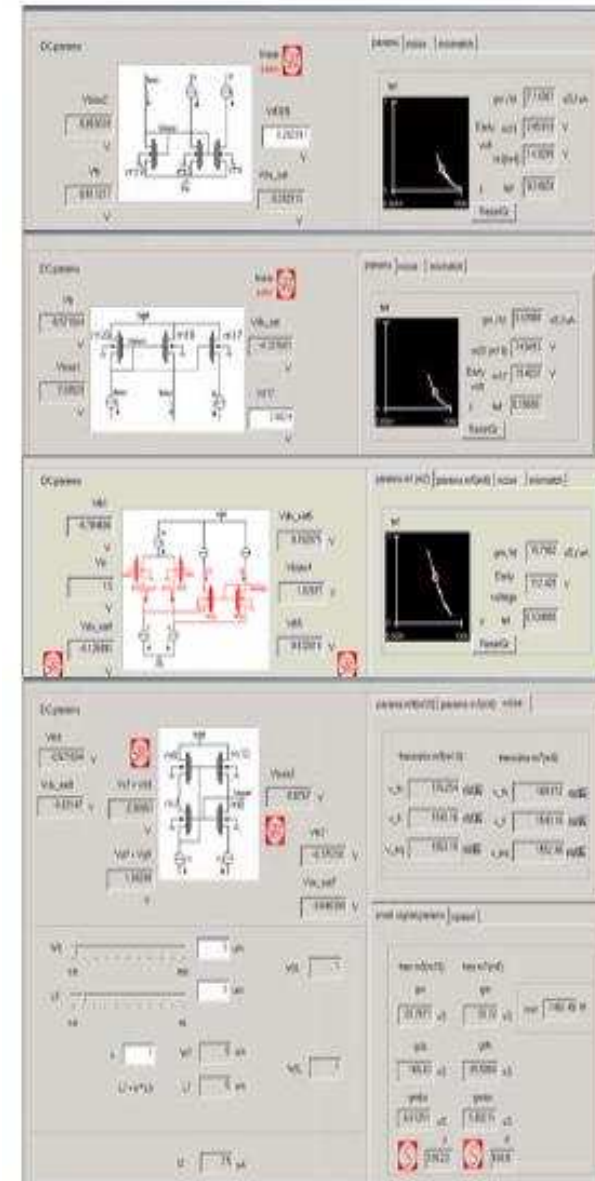
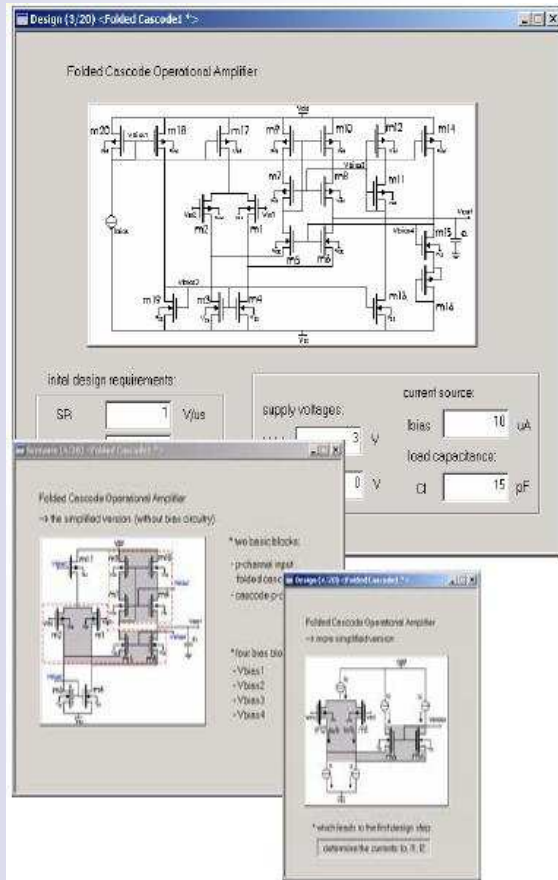
■ EKV Analog Designer

EKV Design Adds (cont.)



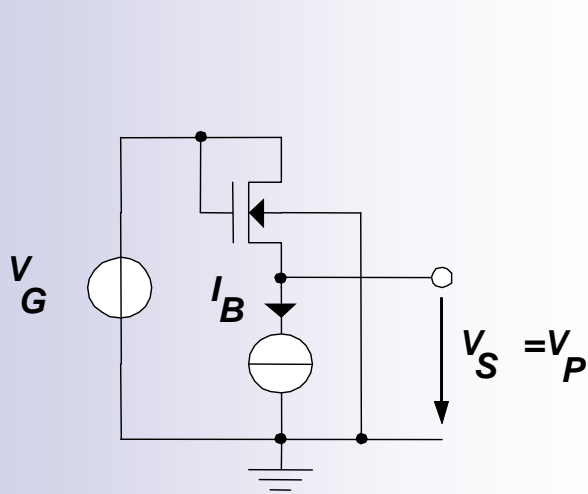
Tradeoffs and Optimization in Analog CMOS Design,
David M. Binkley (John Wiley and Sons, 2008)

EKV Design Adds (cont.)



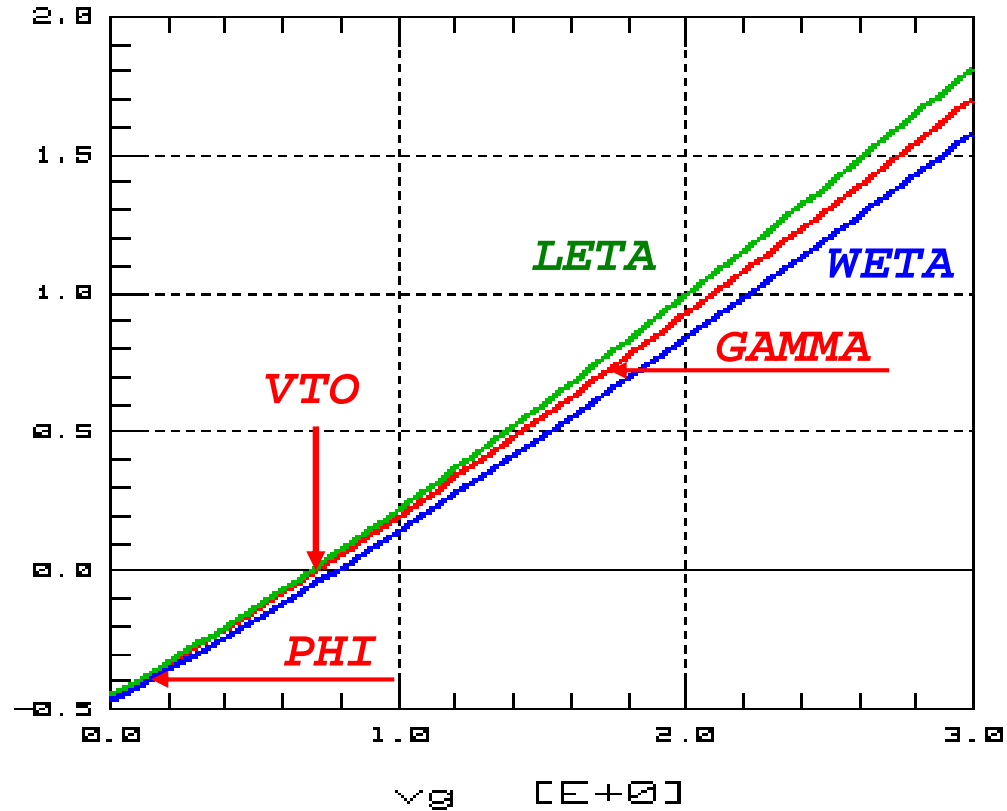
Stefanovic, D.; Kayal, M.; Pastre, M.; Litovski, V.B.
"Procedural analog design (PAD) tool", Proceedings Fourth
International Symposium on Quality Electronic Design p.313-18
2003

EKV as a Process Monitor



$$I_B = \frac{I_S}{2} = n \cdot \beta \cdot U_T^2$$

VPlarge VPshort VPnarrow



- Pinch-off voltage measurement at constant current ($I_S/2$)
- Gate voltage V_G is swept and $V_P=V_S$ is measured at the source for a transistor biased in moderate inversion and saturation

EKV Matching Modeling

- The device matching statistics (with $1/\sqrt{WL}$ scaling law) are derived from a single normalized parameter ($AVTO$, AKP and $AGAMMA$)
- More sophisticated scaling laws with W and L can be considered for short and narrow devices
- MC and sensitivity analysis can provide very useful guidelines for circuit optimization (performance, yield), even if statistical information is not routinely provided by silicon foundries
- http://legwww.epfl.ch/ekv/mos-ak/lausanne/slides/fk_mos_ak.pdf

EKV Methodology Applications

■ SOI and TFT Technologies

- 1.0um SOI-CMOS technology
 - <http://legwww.epfl.ch/ekv/soiLarge.html>

■ High Voltage Devices

- <http://www-g.eng.cam.ac.uk/robuspic/>
- Yogesh Singh Chauhan
Compact modeling of high voltage MOSFETs
PhD Thèse EPFL, no 3915 (2007)

■ Cryogenic electronics

- P. Martin, M. Cavelier, R. Fascio, G. Ghibaudo; “MOSFET Compact Modeling Issues for Low Temperature (77 K - 200 K) Operation”
WCM Nanotech 2008

■ Ageing, radiation effects, reliability modeling

- <http://legwww.epfl.ch/ekv/workshop/>